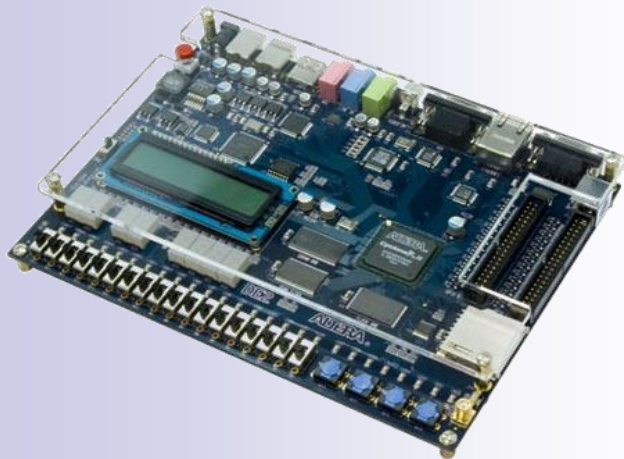


# Logické systémy a procesory

*Studijní program KyR*

Verze 1.0 - 24. 9. 2020



ČVUT-FEL v Praze – kód předmětu LPS

# Přednášející

**Richard Šusta** hlavní email: [richard@susta.cz](mailto:richard@susta.cz)  
([susta@fel.cvut.cz](mailto:susta@fel.cvut.cz)), +420 2 2435 7359



Shibboleth.

**FEL**id

<https://dcenet.felk.cvut.cz/fpga/>

-> login FELid

<http://dcenet.felk.cvut.cz/>

<http://dcenet.felk.cvut.cz/edu/fpga/>

*<-Instalace a návody bez nutnosti se přihlásit*

Moodle: <https://moodle.fel.cvut.cz/course/view.php?id=5492>

**DCENET = Department of Control Engineering NETWORK**

# Literatura

---

## Přednášky + cvičení

<http://dcenet.felk.cvut.cz/edu/fpga/navody.aspx> (veřejné stránky)

- Šusta, R.: APOLOS prerekvizita V1.1, ČVUT-FEL 2019, 51 s.
- Šusta, R.: Návrh obvodů ve VHDL modelovacími styly "dataflow" a "structural", ČVUT-FEL 2019, 83 s.

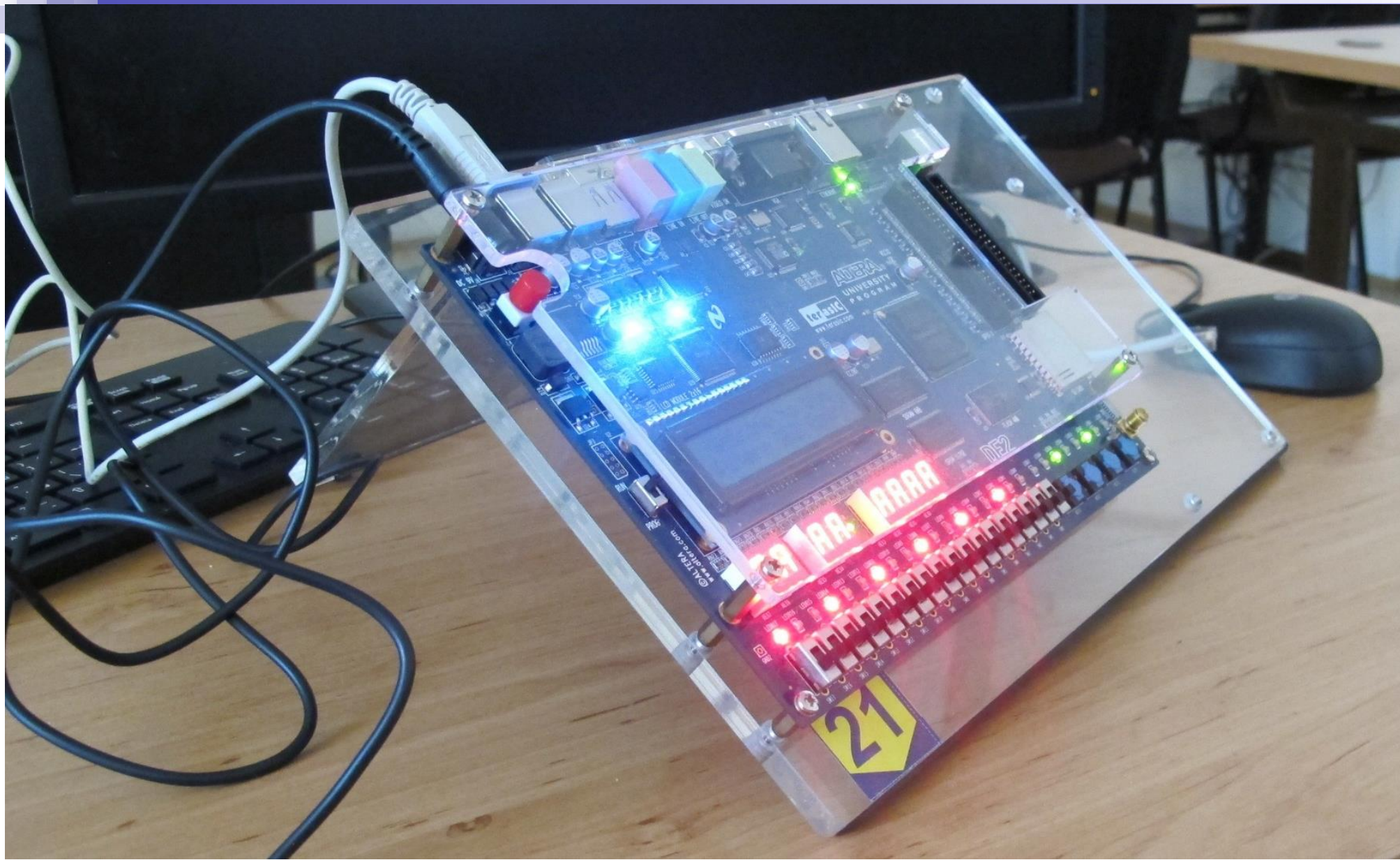
<https://dcenet.felk.cvut.cz/fpga/> -> Knihovna (login přes Felld)

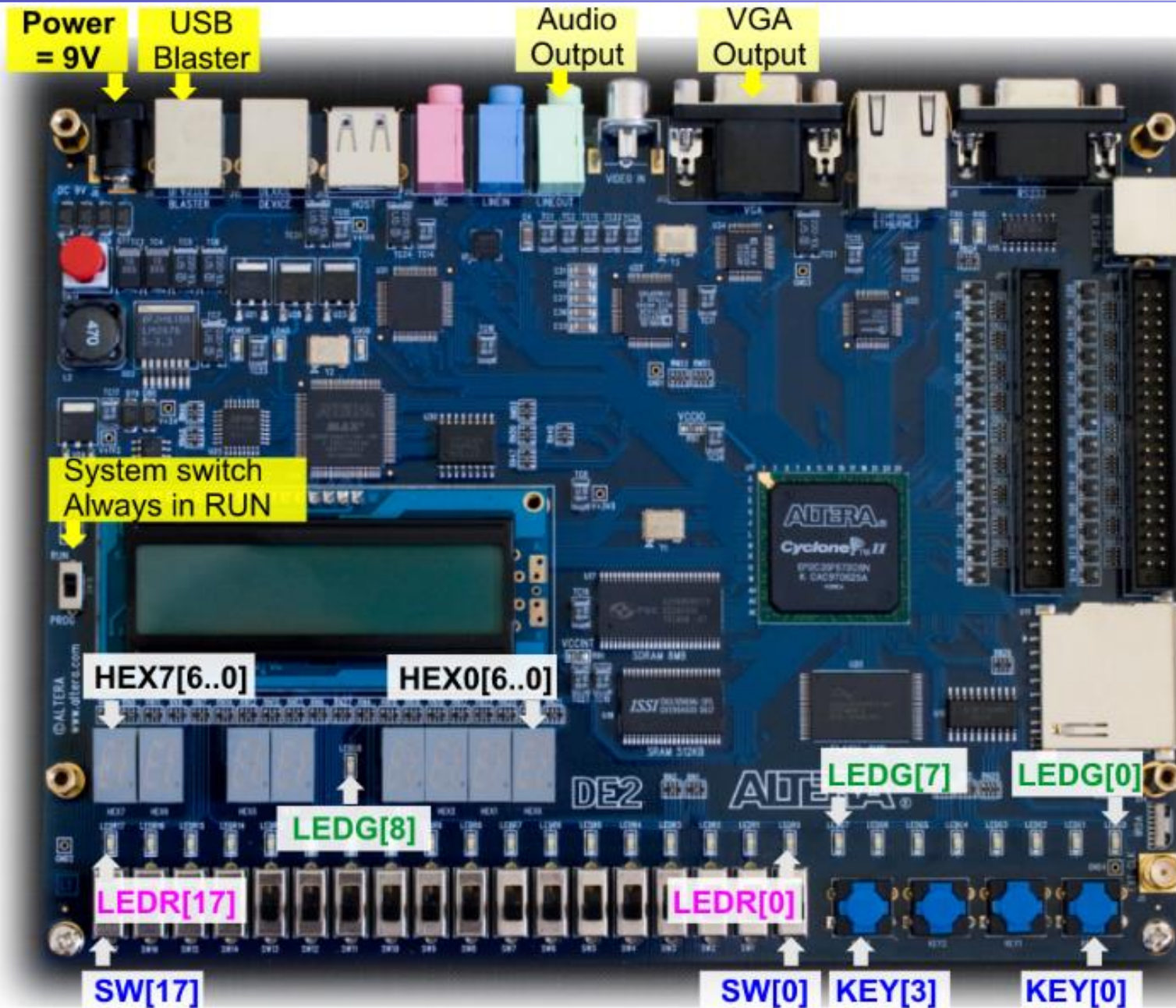
- Enoch O. Hwang: Digital Logic and Microprocessor Design with VHDL, Electronix 2004, 513 s.

*Výuka FPGA začala na FEL v roce 2009 a prošla řadou inovací.*

*-> Na webu najdete řadu návodů a studijních materiálů.*

*Seznam nahoře obsahuje jen ty nejdůležitějších.*





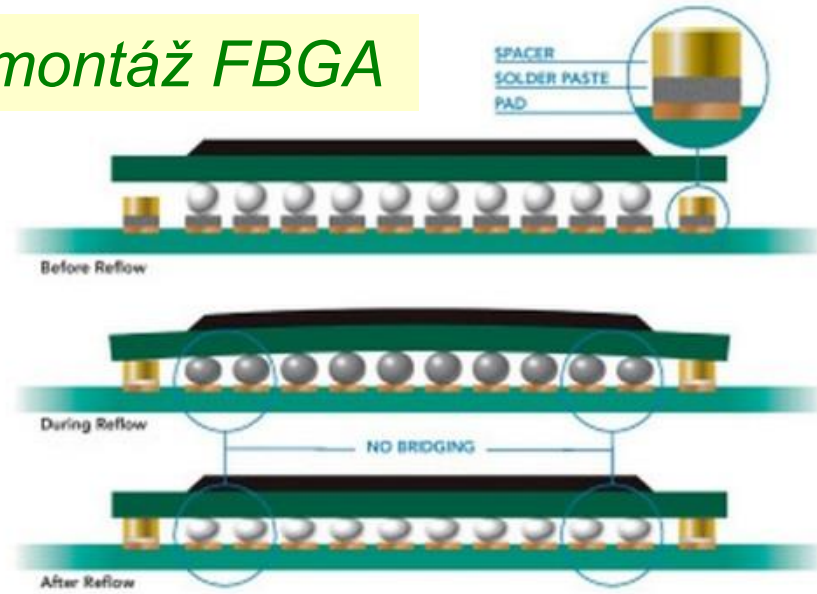
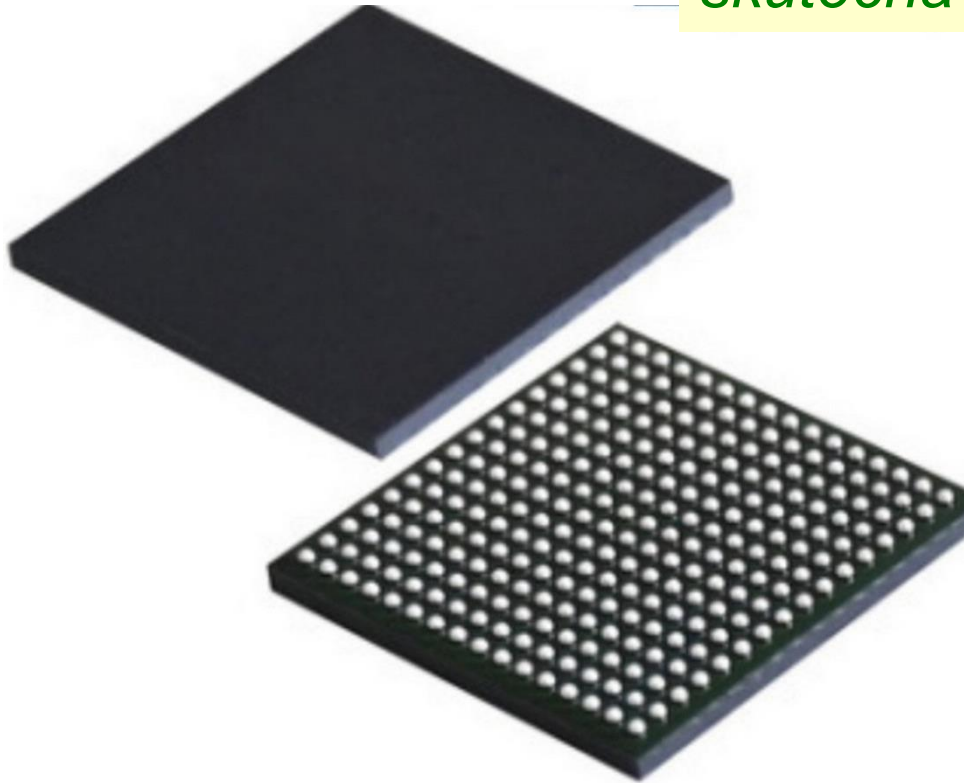
**FPGA**  
**Field**  
**Programmable**  
**Gate**  
**Array**

*programovatelné  
hradlové pole*

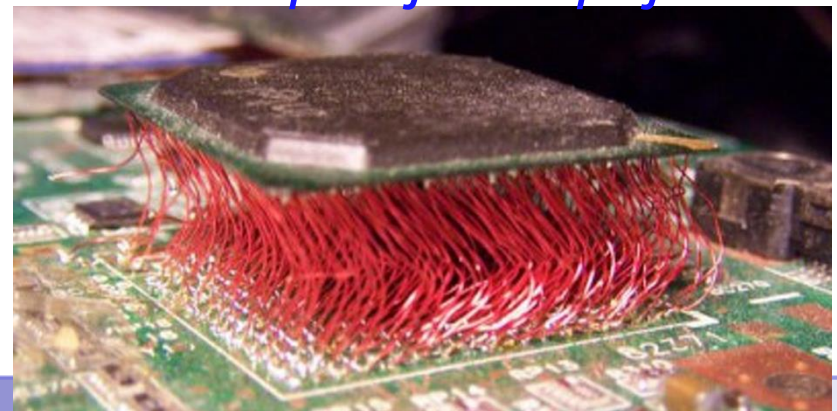


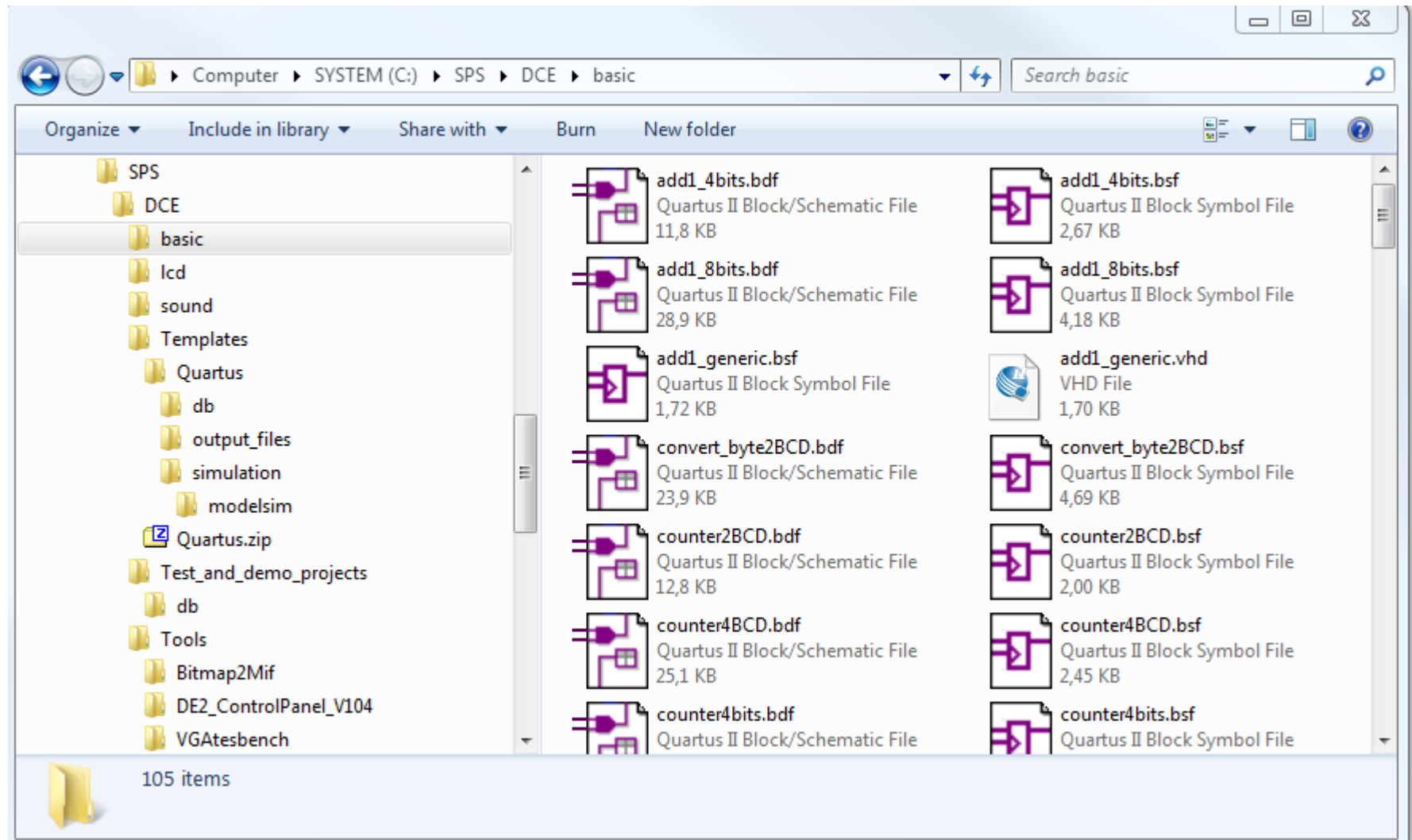
# pouzdro FBGA - Fine Ball Grid Array

*skutečná montáž FBGA*



*vtípek jak zapájet FBGA*





[http://dcenet.felk.cvut.cz/edu/fpga/install/DCE\\_Libraries.zip](http://dcenet.felk.cvut.cz/edu/fpga/install/DCE_Libraries.zip)